



**19 BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

Patentschrift
DE 195 06 957 C 2

⑤ Int. Cl.⁶:
G 06 F 9/445

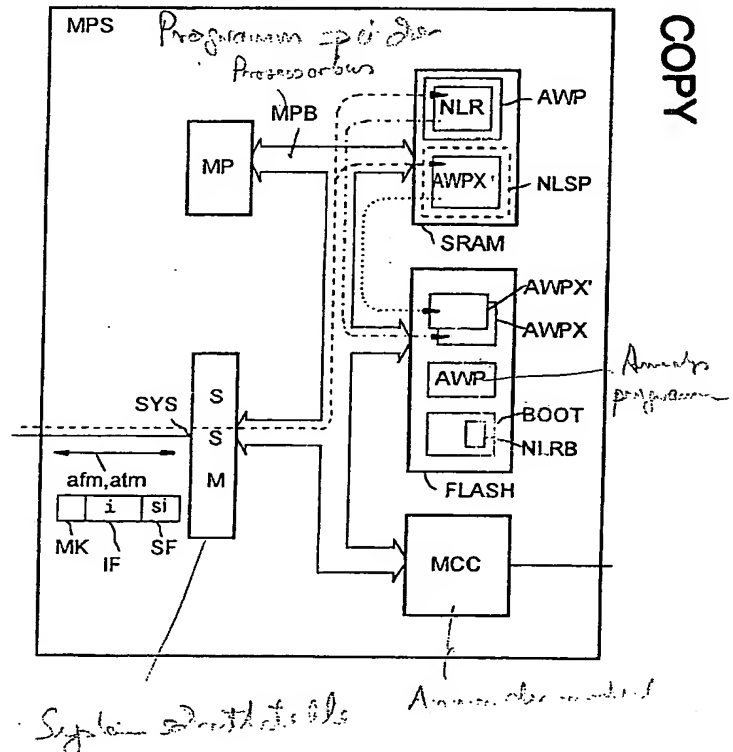
- | | | |
|---|--|-----------------|
| ⑦ | Aktenzeichen: | 195 06 957.9-53 |
| ② | Anmeldetag: | 28. 2. 95 |
| ④ | Offenlegungstag: | 29. 8. 96 |
| ⑤ | Veröffentlichungstag
der Patenterteilung: | 7. 1. 99 |

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

- | | | | | | |
|---|---|----|--------------|----|-----------|
| <p>(73) Patentinhaber:
Siemens AG, 80333 München, DE</p> | <p>(72) Erfinder:
Zwack, Eduard, Dipl.-Ing. (FH), 82178 Puchheim, DE</p> <p>(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:</p> <table> <tr> <td>DE</td> <td>39 38 517 C2</td> </tr> <tr> <td>US</td> <td>47 20 812</td> </tr> </table> | DE | 39 38 517 C2 | US | 47 20 812 |
| DE | 39 38 517 C2 | | | | |
| US | 47 20 812 | | | | |

- 54 Verfahren zum Aktualisieren und Laden von Anwenderprogrammen in einem Programmspeicher eines Mikroprozessorsystems

- 57 Verfahren zum Aktualisieren und Laden von zumindest einem Anwenderprogramm (AWP), das in einem Prozessorsystem (MPS) gespeichert ist, wobei an den Prozessorbus (MPB) des Mikroprozessors (MP) zumindest ein Programmspeicher, ein Systemschnittstelle (SYS) realisierendes Systemschnittstellenmodul (SSM) und zumindest ein Anwendermodul (MCC) angeschlossen ist, dadurch gekennzeichnet,
- daß der Programmspeicher in einen elektrisch lösch- und programmierbaren Speicher (FLASH) und in einen flüchtigen, statischen Schreib-Lesespeicher (SRAM) unterteilt ist, wobei im elektrisch lösch- und programmierbaren Speicher (FLASH) eine Initialisierungsroutine (BOOT) und das zumindest eine Anwenderprogramm (AWP), in das eine Nachladeroutine (NLR) eingebunden ist, gespeichert ist,
 - daß bei einer Initialisierung des Prozessorsystems (MPS) mit Hilfe der Initialisierungsroutine (BOOT) das zumindest eine im lösch- und programmierbaren Speicher (FLASH) gespeicherte Anwenderprogramm (AWP) einschließlich der Nachladeroutine (NLR) in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) kopiert wird,
 - daß durch eine Aktivierung der Nachladeroutine (NLR) über die Systemchnittstelle (SYS) über diese zumindest ein weiteres Anwenderprogramm (AWPX') in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) geladen wird,
 - daß anschließend mit Hilfe der Nachladeroutine (NLR) das zumindest eine, zwischengespeicherte Anwenderprogramm (AWPX') in den elektrisch lösch- und programmierbaren Schreib-Lesespeicher (FLASH) programmiert wird.



DE 195 06 957 C 2

DE 195 06 957 C 2

BEST AVAILABLE COPY

Mikroprozessorsysteme sind bekannterweise durch einen Mikroprozessor gebildet, an dessen Mikroprozessorbus zumindest ein Anwendermodul und ein Speicher angeschlossen ist, in dem zumindest ein Anwendungsprogramm – insbesondere für die Steuerung des Anwendermoduls – gespeichert ist. Der Speicher ist durch einen programmierbaren Lesespeicher (PROM), einen elektrisch programmierbaren Lesespeicher (EPROM) oder durch einen elektrisch lösch- und programmierbaren Lesespeicher (EEPROM) realisiert. Diese Speicher beziehungsweise Speicherbausteine werden auf einem hierfür geeigneten Programmiergerät programmiert, d. h. mit zumindest einem Anwenderprogramm geladen und auf eine Halterung des Mikroprozessorsystems gesteckt.

Sollen die Anwenderprogramme in derartig realisierten Speichern beziehungsweise Speicherbausteinen geändert, d. h. aktualisiert oder soll ein neues Anwenderprogramm geladen werden, so sind die Speicher beziehungsweise Speicherbausteine auszutauschen. Um ein derartiges Austauschen zu vermeiden, d. h. die Speicher beziehungsweise die Speicherbausteine sind eingelötet, muß die Aktualisierung beziehungsweise das Ändern von Anwenderprogrammen durch Laden der Anwenderprogramme über eine zusätzliche Schnittstelle in einen elektrisch lösch- und programmierbaren Speicher (EEPROM) vorgenommen werden. Für das Laden von Programmen während der Initialisierung des Mikroprozessorsystems ist im Initialisierungsprogramm eine Initialisierungsroutine vorgesehen.

Aus der Patentschrift US 4 720 812 ist ein Mikroprozessorsystem bekannt, welches einen flüchtigen Speicher (z. B. RAM) und nicht flüchtige Speicher (z. B. PROM, EPROM) aufweist, wobei in einem nicht flüchtigen Speicher eine beliebige Anzahl von mit Hilfe eines Mikroprozessors ausführbaren Anwenderprogrammen sowie eine Initialisierungs- bzw. Nachladeroutine gespeichert sind. Die Nachladeroutine enthält Befehlszeilen, durch welche bei einer Systeminitialisierung – beispielsweise bei einem Neustart des Systems – ein Anwenderprogramm von einem nicht flüchtigen Speicher mit langen Speicher-Zugriffszeiten in einen flüchtigen Speicher mit schnellen Speicher-Zugriffszeiten kopiert wird, und somit eine hohe Mikroprozessor-Ausführungsgeschwindigkeit erreicht wird.

In der deutschen Patentschrift DE 39 38 517 C2 ist ebenfalls ein Mikroprozessorsystem beschrieben, bei dem ein Steuerprogramm von einer externen Einrichtung – beispielsweise über das öffentliche Netz und über eine MODEM-Verbindungseinrichtung – an eine numerische Steuervorrichtung übermittelt und anschließend in einem flüchtigen Speicher (z. B. RAM) oder nicht flüchtigen Speicher (z. B. einem Plattenspeicher) gespeichert wird. Zur Realisierung einer schnellen Datenübertragung weist das Steuerprogramm zumindest ein Lademodul auf, das jeweils mit einem Beurteilungscodes versehen ist. Mit Hilfe des Beurteilungscodes wird überprüft, ob das zu übertragende Lademodul bereits in der numerischen Steuervorrichtung gespeichert ist; ein durch die externe Einrichtung bereitgestelltes Lademodul wird nur dann an die Steuervorrichtung übermittelt, wenn dieses einen unterschiedlichen Beurteilungscodes als das in der Steuervorrichtung gespeicherte Lademodul aufweist.

Mit derartigen Mikroprozessorkonzeptionen können jedoch keine Anwenderprogramme während des Betriebes des Mikroprozessorsystems geladen oder bereits gespeicherte Anwenderprogramme aktualisiert werden, d. h. aktuell ablaufende Anwenderprogramme werden unterbrochen. Des weiteren werden durch Anwenderprogramme in einem

Schreib-Lesespeicher zwischengespeicherte Daten durch das Laden der Anwenderprogramme während der Inbetriebnahme bei der Initialisierung des Mikroprozessorsystems gelöscht. Dies bedeutet, daß beispielsweise langfristig gesammelte, bearbeitete und anschließend abgespeicherte Informationen verloren gehen. Derartige Informationen stellen beispielsweise summierte Phasenablagewerte für einen Phasenregelkreis regelndes Anwenderprogramm in einer Kommunikationseinrichtung dar, wobei der Phasenregelkreis für die Synchronisierung zweier interner oder externer Taktsignale vorgesehen ist.

Der Erfindung liegt die Aufgabe zugrunde, die Aktualisierung von gespeicherten Anwenderprogrammen und das Nachladen von Anwenderprogrammen während des Betriebes des Mikroprozessorsystems ohne Verlust der durch die Anwenderprogramme zwischengespeicherten Informationen beziehungsweise Daten zu ermöglichen. Die Aufgabe wird ausgehend von einem Mikroprozessorsystem gemäß den Merkmalen des Oberbegriffs des Patentanspruchs 1 durch dessen kennzeichnende Merkmale gelöst.

Der wesentliche Aspekt des erfindungsgemäßen Verfahrens ist darin zu sehen, daß der Programmspeicher durch einen nichtflüchtigen, elektrisch lösch- und programmierbaren Speicher – in der Fachwelt als FLASH-EPROM-Speicher bekannt – und durch einen flüchtigen, statischen Schreib-Lesespeicher – in der Fachwelt als SRAM-Speicher bekannt – realisiert ist, wobei im lösch- und programmierbaren Speicher das zumindest eine Anwenderprogramm, in das eine Nachladeroutine eingebunden ist, gespeichert ist. Bei einer Initialisierung des Mikroprozessorsystems wird mit Hilfe eines Initialisierungsprogramms das zumindest eine im lösch- und programmierbaren Speicher gespeicherte Anwenderprogramm und die Nachladeroutine in den statischen Schreib-Lesespeicher kopiert. Mit Hilfe der Nachladeroutine, die über die Systemschnittstelle aktiviert werden kann, kann ein weiteres Anwenderprogramm in den statischen Schreib-Lesespeicher geladen werden. Anschließend wird mit Hilfe der Nachladeroutine das zwischengespeicherte Anwenderprogramm im Sinne eines Neuladens oder Aktualisierens eines bereits gespeicherten Anwenderprogramms in den elektrisch lösch- und programmierbaren Schreib-Lesespeicher programmiert.

Gemäß einer Weiterbildung des erfindungsgemäßen Verfahrens ist die Nachladeroutine auch in die Initialisierungsroutine eingebunden. Wird bei der Initialisierung des Mikroprozessorsystems festgestellt, daß kein Anwenderprogramm im elektrisch lösch- und programmierbaren Speicher gespeichert ist, so wird mit Hilfe der in der Initialisierungsroutine eingebundenen Nachladeroutine zumindest ein Anwenderprogramm in den statischen Schreib-Lesespeicher geladen und anschließend in den elektrisch lösch- und programmierbaren Speicher programmiert. Die in das jeweilige Anwenderprogramm eingebundene und in die Initialisierungsroutine eingebundene Nachladeroutine ist gleichartig realisiert, wobei die in der Initialisierungsroutine eingebundene Nachladeroutine bei der Initialisierung des Mikroprozessorsystems und die in das jeweilige Anwenderprogramm eingebundene Nachladeroutine während des Ablaufs des jeweiligen Anwenderprogramms jeweils zum Nachladen von Anwenderprogrammen im Sinne eines Neuladens von Anwenderprogrammen oder Aktualisieren von gespeicherten Anwenderprogrammen benutzt wird.

Gemäß einer weiteren vorteilhaften Weiterbildung des erfindungsgemäßen Verfahrens wird die Nachladeroutine über die Systemschnittstelle durch Anforderungs- und Antwortmeldungen gesteuert bzw. aktiviert, wobei eine Meldung durch einen Meldungskopf, ein Informationsfeld und ein Sicherungsfeld gebildet ist. Dieses auf eine paketweise Über-

mittlung abgestimmte Protokoll ist in Mikroprozessorsystemen besonders wirtschaftlich zu realisieren.

Für die Überprüfung der im statischen Schreib-Lesespeicher zwischengespeicherten Anwenderprogramme ist ein zyklisches Blocksicherungsverfahren vorgesehen. Dieses zyklische Blocksicherungsverfahren ist ebenfalls auf eine Realisierung in einem Mikroprozessorsystem abgestimmt.

Vor einer Programmierung eines Anwenderprogramms in den elektrisch lösch- und programmierbaren Schreib-Lesespeicher werden vorhandene Anwenderprogramme, insbesondere ein zu aktualisierendes Anwenderprogramm, gelöscht. Die in den elektrisch lösch- und programmierbaren Speicher programmierten Anwenderprogramme werden besonders vorteilhaft mit dem bereits implementierten zyklischen Blocksicherungsverfahren hinsichtlich ihrer korrekten Programmierung überprüft. Nach der Programmierung eines Anwenderprogramms in den lösch- und programmierbaren Speicher wird das programmierte Anwenderprogramm mit Hilfe der Nachladeroutine in den statischen Schreib-Lesespeicher geladen und derart reinitialisiert, daß die in einem Speicherbereich hinterlegten Daten des vorhergehend programmierten Anwenderprogramms nicht verlorengehen, sondern in das neu programmierte Anwenderprogramm einbezogen, d. h. dem Anwenderprogramm die jeweiligen Speicherbereiche bekannt gemacht werden.

Desweiteren ist im statischen Schreib-Lesespeicher ein Nachladespeicherbereich vorgesehen. Dieser Nachladespeicherbereich ist ausschließlich für die Zwischenspeicherung von in den elektrisch lösch- und programmierbaren Speicher zu programmierende Anwenderprogramme vorgesehen. In diesen Nachladespeicherbereich zwischengespeicherte Anwenderprogramme sind nicht ablauffähig.

Die wesentlichen Vorteile des erfindungsgemäßen Verfahrens sind darin zu sehen, daß während des Betriebs des Mikroprozessorsystems Anwenderprogramme nachgeladen werden können. Die nachgeladenen Anwenderprogramme sind für eine Aktualisierung eines bereits programmierten Anwenderprogramms oder eine neue Realisierung einer Funktion im Mikroprozessorsystem vorgesehen. Ein derartiges Anwenderprogramm kann beispielsweise ein Programm zur Steuerung eines in einer Kommunikationseinrichtung durch ein Mikroprozessorsystem realisierten Phasenregelkreises darstellen.

Weitere vorteilhafte Ausgestaltungen des erfindungsgemäßen Verfahrens sind den weiteren Ansprüchen zu entnehmen.

Im folgenden wird das erfindungsgemäße Verfahren anhand eines Blockschaltbildes näher erläutert.

Das Blockschaltbild zeigt ein Mikroprozessorsystem MPS mit einem Mikroprozessor MP, an dessen Mikroprozessorbus MPB ein flüchtiger, statischer Schreib-Lesespeicher SRAM, ein elektrisch lösch- und programmierbarer Schreib-Lesespeicher FLASH, ein Schnittstellenmodul SSM sowie mindestens ein Anwendermodul MCC – im Blockschaltbild ist ein Anwendermodul MCC repräsentativ für weitere dargestellt – angeschlossen. Der Mikroprozessor MP ist beispielsweise durch einen Mikroprozessor 80386 der Firma INTEL realisiert. Mit Hilfe des Schnittstellenmoduls SSM werden von einer externen Einrichtung – nicht dargestellt – seriell übermittelte Anforderungsmeldungen afm sowie nachzuladende Anwenderprogramme AWP mikroprozessortaktgerecht an den Mikroprozessorbus MPB gesteuert. Durch das Schnittstellenmodul SSM ist eine serielle Systemschnittstelle SYS gebildet, über die eine externe Einrichtung – z. B. eine programmgesteuerte Bedieneinrichtung – mit dem Mikroprozessorsystem MPS kommuniziert. Ein derartiges Schnittstellenmodul SSM ist beispielsweise durch den integrierten Schaltkreis 8251A der Fa. INTEL

realisiert.

Im elektrisch lösch- und programmierbaren Schreib-Lesespeicher FLASH ist für die Anwendermodule MCC zumindest ein Anwenderprogramm AWP gespeichert – durch einen mit AWP bezeichneten Block repräsentativ dargestellt.

Des weiteren ist im elektrisch lösch- und programmierbaren Schreib-Lesespeicher FLASH eine Initialisierungsroutine BOOT hinterlegt, wobei in die Initialisierungsroutine BOOT eine Nachladeroutine NLRB eingebunden ist. Mit Hilfe dieser Initialisierungsroutine BOOT werden die Anwenderprogramme AWP bei der Inbetriebnahme des Mikroprozessorsystems MPS in den statischen Schreib-Lesespeicher SRAM geladen und gestartet. Bei diesem erstmaligen Laden wird zusammen mit dem zumindest einen Anwenderprogramm AWP eine in eines der Anwenderprogramme AWP eingebundene Nachladeroutine NLR in den statischen Schreib-Lesespeicher SRAM geladen. Die Nachladeroutinen NLR, NLRB in der Initialisierungsroutine BOOT und in dem jeweiligen Anwenderprogramm AWP weisen gleichartige Funktionen auf und sind gleichartig realisiert.

Für das Ausführungsbeispiel sei weiterhin angenommen, daß ein Anwenderprogramm AWPX aktualisiert werden soll, d. h. durch eine überarbeitete Version AWPX' ausgetauscht werden soll.

Hierzu wird über das Schnittstellenmodul SSM eine Anforderungsmeldung afm über den Mikroprozessorbus MPB an die im statischen Schreib-Lesespeicher SRAM gespeicherte Nachladeroutine NLR übermittelt. Hierzu ist festzustellen, daß während des Abarbeitens der Anwenderprogramme AWP durch den Mikroprozessor MP die Nachladeroutine NLRB im Initialisierungsprogramm über die Systemschnittstelle SYS nicht ansprechbar ist, da die Initialisierungsroutine lediglich während einer Initialisierung des Mikroprozessors – beispielsweise nach einem Spannungsausfall – wirksam ist. Die Anforderungs- und anschließend erläuterte Antwortmeldung afm, atm ist in einen Meldungskopf MK, ein Informationsfeld IF und ein Sicherungsfeld SF unterteilt. Bei einer Anforderungsmeldung afm ist im Meldungskopf MK eine Information eingefügt, durch die die Nachladeroutine NLR veranlaßt wird, das im Informationsfeld IF enthaltene Anwenderprogramm AWPX' in einen Nachladespeicherbereich NLSP des statischen Schreib-Lesespeicher SRAM zu laden – durch gestrichelte Linien angedeutet. Hierbei wird im Sicherungsfeld SF eine Sicherungsinformation si übermittelt, mit deren Hilfe die Übermittlung der Informationen i der Anforderungsmeldung afm überprüft wird. Die Nachladeroutine NLR bestätigt durch eine Übermittlung einer Antwortmeldung atm die Speicherung des Anwenderprogramms AWPX' oder gibt eine Fehlermeldung über eine fehlerhafte Speicherung ab. Durch Übermitteln einer weiteren Anforderungsmeldung afm mit einer entsprechenden Information i im Informationsfeld IF kann eine Überprüfung des gespeicherten Anwenderprogramms AWPX' mit Hilfe einer Überprüfungsroutine – nicht dargestellt –, beispielsweise durch ein zyklisches Blocksicherungsverfahren, überprüft werden. Das Ergebnis – fehlerfrei oder fehlerhaft – der Prüfung wird über eine Antwortmeldung atm ausgegeben.

Nach einem die fehlerfreie Speicherung anzeigenden Überprüfungsergebnis wird durch Übermitteln einer Anforderungsmeldung afm, in die eine entsprechende Löschanweisung eingefügt ist, das Löschen des auszutauschenden Anwenderprogramms AWPX eingeleitet bzw. durchgeführt – durch strich-punktierte Linien angedeutet. Das Löschen wird wiederum durch eine Antwortmeldung atm bestätigt. Anschließend wird durch eine weitere Anforderungsmeldung afm, in der ein Programmieranweisung ent-

halten ist, das Programmieren des Anwenderprogrammes AWPX' in den lösch- und programmierbaren Schreib-Lese-
speicher FLASH eingeleitet und sukzessive durchgeführt –
durch punktierte Linien angedeutet. Die negative oder positive
Quittierung dieses Programmiervorgangs wird wiederum durch eine Antwortmeldung atm über das Schnittstellenmodul SSM ausgegeben. Durch Übermitteln einer weiteren Anforderungsmeldung afm kann eine Überprüfung mit Hilfe eines zyklischen Blocksicherungsverfahrens des programmierten Anwenderprogramms AWPX' durchgeführt werden.

Anschließend kann eine Initialisierung des Mikroprozessorsystems MPS eingeleitet werden, wodurch das ausgetauschte Anwenderprogramm AWPX' in den statischen Schreib-Lesespeicher SRAM kopiert und anschließend gestartet wird. Alternativ hierzu kann bis zu einer Initialisierung des Mikroprozessorsystems MPS gewartet werden – z. B. nach einem Spannungsausfall –, bei der das nun vorhandene aktualisierte Anwenderprogramm AWPX' in den statischen Schreib-Lesespeicher SRAM kopiert und gestartet wird. Wurde das zu aktualisierende Anwenderprogramm AWPX' vor der Programmierung nicht gelöscht, so wird bei einer Initialisierung des Mikroprozessorsystems MPS stets das aktualisiert, d. h. vorher geladene Anwenderprogramm AWPX' in den statischen Schreib-Lesespeicher kopiert und gestartet. Bei einem Neuladen von Anwenderprogrammen AWP wird die Initialisierung sofort eingeleitet, d. h. das neue Anwenderprogramm AWP in den statischen Schreib-Lesespeicher SRAM geladen und gestartet. Hierbei wird das während der Inbetriebnahme des Mikroprozessorsystems MPS kopierte ursprüngliche Anwenderprogramm AWPX überschrieben, wobei der Bereich, in dem das ursprüngliche Anwenderprogramm AWPX Daten zwischengespeichert hat, erhalten bleibt und durch das ausgetauschte Anwenderprogramm AWPX' genutzt werden kann. Hierzu werden mit Hilfe der Nachladeroutine NLRB in das ausgetauschte Anwenderprogramm AWPX' eine entsprechende Einstellung, d. h. entsprechende Hinweise auf die Speicherbereiche, d. h. Speicheradressen aufgenommen. Des weiteren kann mit Hilfe der Nachladeroutine NLRB beispielsweise mit Hilfe zyklischer Blocksicherungsverfahren das korrekte Kopieren des jeweiligen Anwenderprogramms AWP in den statischen Schreib-Lesespeicher SRAM überprüft werden. Hierzu wird eine entsprechende Anforderungsmeldung afm übermittelt und das Ergebnis der Überprüfung durch eine Antwortmeldung atm über die Systemschnittstelle SYS übermittelt.

Das Anwenderprogramm AWPX' bzw. die weiteren Anwenderprogramme AWP stellen beispielsweise Anwenderprogramme AWP für Anwendermodule MCC dar, durch die ein Phasenregelkreis in einem Kommunikationssystem – nicht dargestellt – gesteuert wird. Der Phasenregelkreis ist Teil einer hochpräzisen Takteinrichtung zur Steuerung der kommunikationssysteminternen Takte. Für die Steuerung dieser Anwendermodule MCC bzw. Anwenderprogramme AWP können über das Schnittstellenmodul SSM direkt Anforderungsmeldungen afm mit entsprechenden Anweisungen, z. B. Referenztaktangaben, Taktgeschwindigkeiten, Synchronisierungsabhängigkeiten usw. übermittelt werden. Im Gegenzug werden Antwortmeldungen atm für eine Quittierung von Anforderungen und Fehlermeldungen übermittelt.

Patentansprüche

1. Verfahren zum Aktualisieren und Laden von zumindest einem Anwenderprogramm (AWP), das in einem Programmspeicher eines Mikroprozessorsystems (MPS) gespeichert ist, wobei an den Prozessorbus

(MPB) des Mikroprozessors (MP) zumindest ein Programmspeicher, ein eine Systemschnittstelle (SYS) realisierendes Systemschnittstellenmodul (SSM) und zumindest ein Anwendermodul (MCC) angeschlossen ist, dadurch gekennzeichnet,

– daß der Programmspeicher in einen elektrisch lösch- und programmierbaren Speicher (FLASH) und in einen flüchtigen, statischen Schreib-Lesespeicher (SRAM) unterteilt ist, wobei im elektrisch lösch- und programmierbaren Speicher (FLASH) eine Initialisierungsroutine (BOOT) und das zumindest eine Anwenderprogramm (AWP), in das eine Nachladeroutine (NLR) eingebunden ist, gespeichert ist,

– daß bei einer Initialisierung des Mikroprozessorsystems (MPS) mit Hilfe der Initialisierungsroutine (BOOT) das zumindest eine im lösch- und programmierbaren Speicher (FLASH) gespeicherte Anwenderprogramm (AWP) einschließlich der Nachladeroutine (NLR) in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) kopiert wird,

– daß durch eine Aktivierung der Nachladeroutine (NLR) über die Systemschnittstelle (SYS) über diese zumindest ein weiteres Anwenderprogramm (AWPX') in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) geladen wird,

– daß anschließend mit Hilfe der Nachladeroutine (NLR) das zumindest eine, zwischengespeicherte Anwenderprogramm (AWPX') in den elektrisch lösch- und programmierbaren Schreib-Lesespeicher (FLASH) programmiert wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Nachladeroutine (NLRB) auch in die Initialisierungsroutine (BOOT) eingebunden ist, und daß bei einer Initialisierung des Mikroprozessorsystems (MPS) bei einem Nichtvorhandensein eines Anwenderprogramms (AWP) im elektrisch lösch- und programmierbaren Speicher (FLASH) mit der Nachladeroutine (NLRB) zumindest ein Anwenderprogramm (AWP, AWPX') über die Systemschnittstelle (SYS) in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) geladen und in den elektrisch lösch- und programmierbaren Speicher (FLASH) programmiert wird.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Nachladeroutine (NLR, NLRB) über die Systemschnittstelle (SYS) durch Anforderungs- und Antwortmeldungen (afm, atm) gesteuert wird, wobei eine Meldung (afm, atm) durch einen Meldungskopf (MK), ein Informationsfeld (IF) und ein Sicherungsfeld (SF) gebildet ist.

4. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß mit Hilfe der Nachladeroutine (NLR, NLRB) die Abspeicherung des im flüchtigen, statischen Schreib-Lesespeicher (SRAM) zwischengespeicherten weiteren Anwenderprogramms (AWPX') mit Hilfe eines zyklischen Blocksicherungsverfahrens überprüft wird.

5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß bei einer Aktualisierung des zumindest einen im lösch- und programmierbaren Schreib-Lesespeicher (FLASH) gespeicherten Anwenderprogramms (AWPX') vor dem Programmieren eines aktualisierten, weiteren Anwenderprogramms (AWPX') in den lösch- und programmierbaren Schreib-Lesespeicher (FLASH) das Anwenderprogramm (AWPX) gelöscht wird.

6. Verfahren nach einem der Ansprüche 1 bis 5, da-

durch gekennzeichnet, daß mit Hilfe der Nachladeroutine (NLR, NLRB) die Programmierung der weiteren Anwenderprogramme (AWPX) in den lösch- und programmierbaren Schreib-Lesespeicher (FLASH) durch ein zyklisches Blocksicherungsverfahren überprüft 5 wird.

7. Verfahren nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß nach einer Initialisierung des Mikroprozessorsystem (MPS) mit Hilfe der Nachladeroutine (NLRB) der Initialisierungsroutine 10 (BOOT) das in den lösch- und programmierbaren Schreib-Lesespeicher (FLASH) programmierte weitere Anwenderprogramm (AWPX) in den flüchtigen, statischen Schreib-Lesespeicher (SRAM) kopiert und das Mikroprozessorsystem (MPS) derart reinitialisiert 15 wird, daß die in einem Speicherbereich durch das jeweilige Anwenderprogramm (AWPX) abgelegten Daten eines zu aktualisierenden Anwenderprogramms (AWPX) erhalten und im weiteren Anwenderprogramm (AWPX) eingestellt werden. 20

8. Verfahren nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß die Initialisierung des Mikroprozessorsystems (MPS) durch eine weitere Anforderungsmeldung (afm) oder selbsttätig nach einer Störung des Mikroprozessorsystems (MPS) eingeleitet 25 wird.

9. Verfahren nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß im flüchtigen, statischen Schreib-Lesespeicher (SRAM) ein Nachladespeicherbereich (NLSP) vorgesehen ist. 30

Hierzu 1 Seite(n) Zeichnungen

35

40

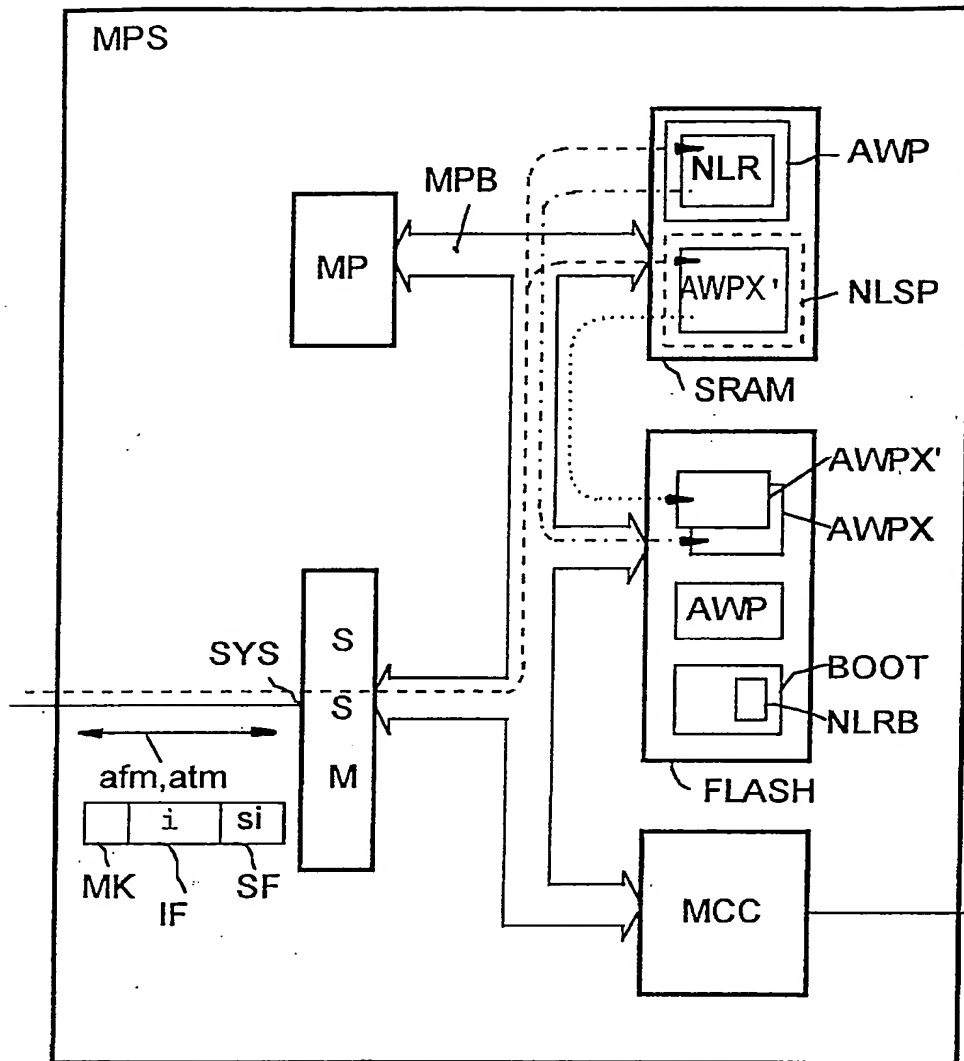
45

50

55

60

65



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**